

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

## ⑬ 公開特許公報(A) 平2-207299

⑫ Int. Cl.<sup>6</sup>G 09 G 5/18  
5/22

識別記号

庁内整理番号

8121-5C  
8320-5C

⑭ 公開 平成2年(1990)8月16日

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 表示制御回路

⑯ 特 願 平1-28363

⑰ 出 願 平1(1989)2月7日

⑱ 発 明 者 天 白 順 也 神奈川県川崎市中原区上小田中1015番地 富士通マイコン  
システムズ株式会社内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 出 願 人 富士通マイコンシステムズ株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 井 桁 貞一 外2名

## 明 細 書

## 1. 発明の名称

表示制御回路

## 2. 特許請求の範囲

文字表示のためのドットクロック信号(DOTCK)を水平同期信号(HSYNC)に同期させて出力する表示制御回路において、

水平同期信号(HSYNC)と垂直表示信号(VDISP)とが一致するタイミングで前記ドットクロック信号(DOTCK)を停止させる発振停止信号(STOP)を出力する表示停止回路(20)を備えたことを特徴とする表示制御回路。

## 3. 発明の詳細な説明

## (概要)

表示制御回路に係り、特に画像信号を制御するディスプレイコントローラにおいてドットクロ

ック信号を制御する表示制御回路に関し、

ドットクロック信号の発振が不必要な期間、すなわち、垂直ブランキング期間においてドットクロック信号の発振を停止することにより省電力化を計った表示制御回路を提供することを目的とし、

文字表示のためのドットクロック信号を水平同期信号に同期させて出力する表示制御回路において、水平同期信号と垂直表示信号とが一致するタイミングで前記ドットクロック信号を停止させる発振停止信号を出力する表示停止回路を備えて構成する。

## (産業上の利用分野)

本発明は表示制御回路に係り、特に画像信号を制御するディスプレイコントローラにおいてドットクロック信号を制御する表示制御回路に関する。

NTSCやPAL等の映像信号方式を用いたディスプレイ上の文字や画像位置制御を行うディスプレイコントローラが知られている。

第4図に、オンスクリーンディスプレイコント

- 3 -

- 4 -

しかし、通常のディスプレイコントローラにおいては垂直ブランキング期間中にもこのドットクロック信号DOTCKの発振が行なわれているため、省電力化という観点からは不利であった。



第2図に第1図の回路動作を説明するためのタイミングチャートを示す。第2図に示すように、発振停止信号STOPのパルスの立ち上がり点で発振が停止し、ドットクロック信号が停止する。発振停止信号STOPのパルスの立ち下がり点で再び発振を開始する。ドットクロック信号D O T C Kの信号レベルも発振停止信号STOPの立ち上がり時点で“L”レベルに落ちる。

このような発振停止信号STOPを用いてドットクロック信号DOTCKの制御を行なった場合、発振停止領域は図3図に示すようになる。すなわち、図中に斜線で示した期間、ドットクロック信号DOTCKが停止する。

もともと、ドットクロック信号 D O T C K は、  
画像の表示期間だけ出力されていればよいわけ  
であるので、第 3 図に示すような斜線傾斜にお  
いて発振が停止してもなんらさしつかえない。

また、メモリの読み出しは前述したように垂直表示期間(VDISP)に行なわれるものであるから、ドットクロック信号DOTCKの停止がある。

っても表示が乱れることはない。

〔發明〕の效果は

以上説明したように、本発明では垂直ブランキ  
ング期間中にドットクロック信号の発生を停止さ  
せるため、ディスプレイコントローラにおいて電  
力消費を減少させることができる。

#### 4. 図面の簡単な説明

第 1 図は本発明の実施例の回路図、

図 2 は第 1 図の回路動作のタイミングチャー

第3図は本発明のドットクロック信号の停止期間の波形図、

第4図はオンスクリーンディスプレイコントローラの概略構成を示すブロック図、

第5図は従来のドットクロック信号の停止期間の説明図、

第6図はドットクロック信号と水平同期信号との位相合わせの説明図である。

- 11 -

- 1 2 -

### 3-1 幾何回路

20 表示停止回路

21 ... NAND 回路

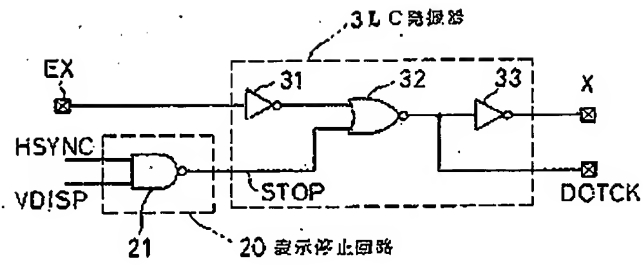
S T O P ... 死板停止信号

H S Y N C ... 水平同期信号

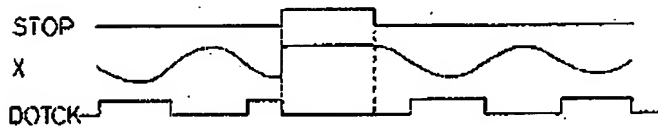
V D I S P — 通信显示信号

代理人 弁理士 非 格 貞 一

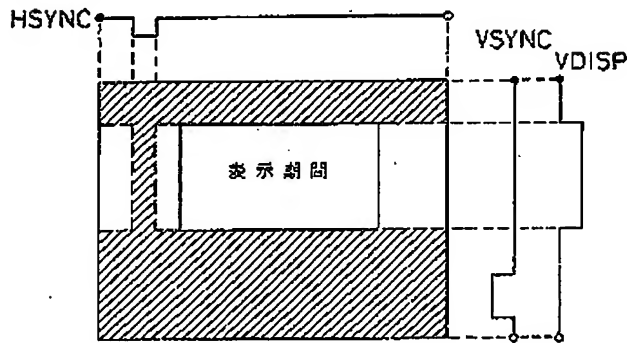
特開平 2-207299(5)



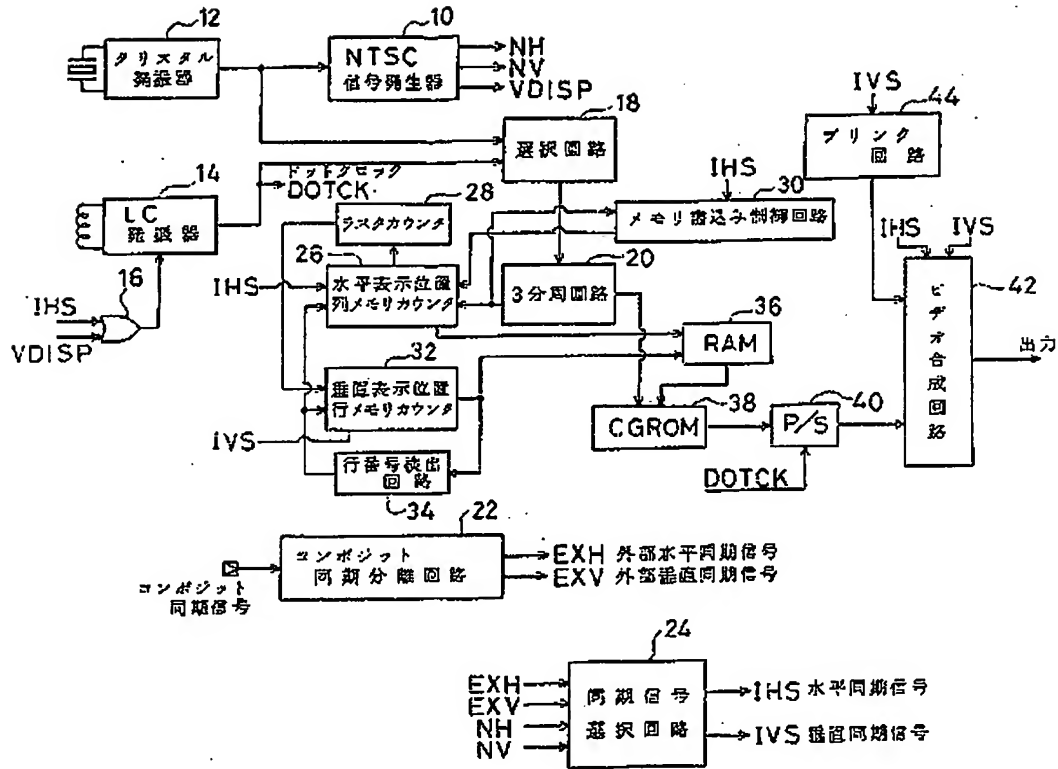
本発明の実施例の回路図  
第 1 図



第 1 図の回路動作のタイミングチャート  
第 2 図

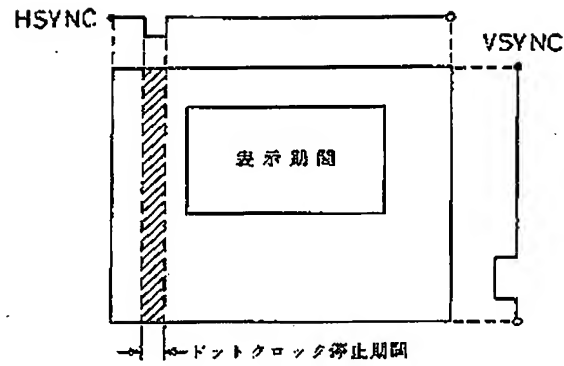


本発明のドットクロック信号の停止期間の説明図  
第 3 図

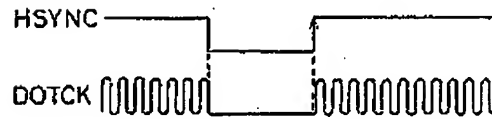


オンスクリーンディスプレイコントローラの概略構成を示すブロック図  
第 4 図

特開平 2-207299(7)



従来のドットクロック信号の停止期間の説明図  
第 5 図



ドットクロック信号と水平同期信号との位相合わせの説明図  
第 6 図